



ROHDE & SCHWARZ

BEDIENHANDBUCH



Funktionsgenerator

TS-PFG



Bedienhandbuch

für ROHDE & SCHWARZ Funktionsgenerator TS-PFG

6. Ausgabe / 11.05 / D 1152.3820.11

Alle Rechte, auch die Übertragung in fremde Sprachen, sind vorbehalten. Kein Teil dieses Handbuchs darf ohne schriftliche Genehmigung der Firma ROHDE & SCHWARZ in irgendeiner Form (Druck, Fotokopie oder ein anderes Verfahren), auch nicht für Unterrichtsgestaltung, reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden.

© Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts ist nicht gestattet, soweit nicht ausdrücklich zugestanden. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patenterteilung oder Gebrauchsmuster-Eintragung vorbehalten.

Wir weisen darauf hin, dass die im Systemhandbuch verwendeten Soft- und Hardware-Bezeichnungen und Markennamen der jeweiligen Firmen im allgemeinen warenzeichen-, marken- oder patentrechtlichem Schutz unterliegen.

ROHDE & SCHWARZ GmbH & Co. KG

Corporate Headquarters
Mühldorfstr. 15
D-81671 München

Telefon: ... 49 (0)89/4129-13774

Telefax: ... 49 (0)89/4129-13777

Gedruckt in der Bundesrepublik Deutschland. Änderungen vorbehalten.

Sicherheitshinweis



Achtung!
Elektrostatisch
gefährdete
Bauelemente
erfordern eine
besondere
Behandlung



Z E R T I F I K A T

Die

DQS GmbH

Deutsche Gesellschaft zur Zertifizierung von Managementsystemen

bescheinigt hiermit, dass das Unternehmen

Rohde & Schwarz GmbH & Co. KG

Mühldorfstraße 15
D-81671 München

mit den im Anhang gelisteten Produktionsstandorten

für den Geltungsbereich

Entwicklung, Produktion, Vertrieb, Service von Geräten
und Systemen elektronischer Mess- und Nachrichtentechnik

ein

Qualitätsmanagementsystem

eingeführt hat und anwendet.

Durch ein Audit, dokumentiert in einem Bericht, wurde der
Nachweis erbracht, dass dieses Qualitätsmanagementsystem
die Forderungen der folgenden Norm erfüllt:

DIN EN ISO 9001 : 2000

Ausgabe Dezember 2000

Das Qualitätsmanagementsystem

**der im Anhang mit (*) gekennzeichneten Standorte erfüllt die Forderungen
des internationalen und deutschen Straßenverkehrsrechts**

mit den in der Anlage gelisteten Genehmigungsobjekten.

Dieses Zertifikat ist gültig bis 2008-01-23

Zertifikat-Registrier-Nr. 001954 QM/ST

Frankfurt am Main 2005-01-24

Das diesem Zertifikat zugrundeliegende Qualitätsaudit wurde durchgeführt in Zusammenarbeit mit der
CETECOM ICT Services GmbH. Von der CETECOM wurde die Erfüllung der ergänzenden spezifischen
Forderungen des Anhangs V der Richtlinie 1999/5/EG, festgestellt.

Ass. iur. M. Drechsel

GESCHÄFTSFÜHRER

Dipl.-Ing. S. Heinloth

Geschäftsführer der CETECOM ICT Services GmbH
Dipl.-Ing. J. Schirra



Anlage zu Zertifikat Registrier-Nr. 001954 QM/ST

Rohde & Schwarz GmbH & Co. KG

Mühdorfstraße 15
D-81671 München

Der Überprüfung des internationalen und deutschen Straßenverkehrsrechts
lag/en die folgenden Genehmigungsobjekte zugrunde:

Nr. 22 EUB (elektronische Unterbaugruppen)



Anhang zum Zertifikat Registrier-Nr.: 001954 QM ST

Rohde & Schwarz GmbH & Co. KG

Mühldorfstraße 15
D-81671 München

Unternehmenseinheit	Geltungsbereich
ROHDE & SCHWARZ GmbH & Co. KG Werk Köln Dienstleistungszentrum Köln Rohde & Schwarz Systems GmbH Graf-Zeppelin-Straße 18 D-51147 Köln	Technische Dienstleistung im Bereich Mess- und Nachrichtentechnik Wartung/Instandsetzung, Kalibrierung, Ausbildung, Technische Dokumentation Entwicklung, Fertigung, Systemtechnik
Rohde & Schwarz FTK GmbH Wendenschloßstraße 168 D-12557 Berlin	Entwicklung, Fertigung sowie den Vertrieb von Anlagen, Geräten und Systemen der Kommunikationstechnik
Rohde & Schwarz GmbH & Co. KG Kaikenrieder Straße 27 D-94244 Teisnach	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
Rohde & Schwarz závod Vimperk s.r.o. Spidrova 49 CZE-38501 Vimperk Tschechische Republik	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
(*) Rohde & Schwarz GmbH & Co. KG Mühldorfstraße 15 D-81671 München	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
(*) Rohde & Schwarz Messgerätebau GmbH Riedbachstraße 58 D-87700 Memmingen	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik

Support Center

Telefon Europa: +49 180 512 42 42

Telefon Weltweit: +49 89 4129 13774

Fax: +49 89 4129 13777

e-mail: customersupport@rohde-schwarz.com

Für technische Fragen zu diesem Rohde & Schwarz-Produkt steht Ihnen unsere Hotline der Rohde & Schwarz Vertriebs-GmbH, Support Center, zur Verfügung.

Unser Team bespricht mit Ihnen Ihre Fragen und sucht Lösungen für Ihre Probleme.

Die Hotline ist Montag bis Freitag von 8.00 bis 17.00 Uhr besetzt.

Bei Anfragen außerhalb der Geschäftszeiten hinterlassen Sie bitte eine Nachricht oder senden Sie eine Notiz per Fax oder e-mail. Wir setzen uns dann baldmöglichst mit Ihnen in Verbindung.



ROHDE & SCHWARZ

Inhalt

1	Anwendung	1-1
1.1	Allgemeines	1-1
1.2	Eigenschaften	1-2
1.2.1	Anwendungen	1-2
2	Ansicht	2-1
3	Blockschaltbilder	3-1
4	Aufbau	4-1
4.1	Mechanischer Aufbau TS-PFG	4-1
4.2	Anzeigeelemente des Moduls TS-PFG	4-2
4.3	Mechanischer Aufbau TS-PDC	4-3
4.4	Anzeigeelemente des Moduls TS-PDC	4-4
5	Funktionsbeschreibung	5-1
5.1	Funktionsbeschreibung Modul TS-PFG	5-1
5.1.1	Analoge Hardware des Moduls	5-1
5.1.2	Synchronisierung	5-1
5.1.3	Besonderheiten bei Standardkurvenformen	5-2
5.2	Funktionsbeschreibung Modul TS-PDC	5-3
6	Inbetriebnahme	6-1
6.1	Installation des Moduls TS-PFG	6-1
6.2	Installation des Moduls TS-PDC	6-2
7	Software	7-1
7.1	Treibersoftware	7-1
7.2	Soft-Panel	7-2
7.3	Programmierbeispiel TS-PFG	7-3
8	Selbsttest	8-1
8.1	LED-Test	8-1
8.2	Einschalttest	8-2
8.3	TSVP-Selbsttest	8-2



9	Schnittstellenbeschreibung	9-1
9.1	Schnittstellenbeschreibung TS-PFG	9-1
9.1.1	Steckverbinder X10 (Front Connector)	9-1
9.1.2	Steckverbinder X20 (Extension Connector)	9-3
9.1.3	Steckverbinder X30 (Analog Bus Connector)	9-4
9.1.4	Steckverbinder X1 (cPCI Bus Connector)	9-5
9.2	Schnittstellenbeschreibung TS-PDC	9-6
9.2.1	Steckverbinder X20 (Extension Connector)	9-6
10	Technische Daten	10-1
10.1	Interface	10-1
10.2	Signalgenerierung	10-1
10.3	Zeitsteuerung	10-2
10.4	Ausgangspegel	10-2
10.5	Synchronisation	10-3
10.6	Primärverschaltung	10-4
10.7	Allgemeine Daten	10-4
10.8	Bestellinformation	10-5

Bilder

Bild 2-1	Ansicht des Moduls TS-PFG.....	2-1
Bild 2-2	Ansicht des Rear-I/O Moduls TS-PDC	2-2
Bild 3-1	Funktionsblockschaltbild des Moduls TS-PFG	3-1
Bild 3-2	Detailliertes Blockschaltbild des Moduls TS-PFG	3-2
Bild 4-1	Anordnung der Steckverbinder am Modul TS-PFG.....	4-1
Bild 4-2	Anordnung der LEDs am Modul TS-PFG.....	4-2
Bild 4-3	Anordnung des Steckverbinders und LEDs am Modul TS-PDC ...	4-3
Bild 4-4	Anordnung der LEDs am Modul TS-PDC	4-4
Bild 5-1	Blockschaltbild TS-PDC.....	5-3
Bild 7-1	Soft-Panel TS-PFG.....	7-2
Bild 9-1	Steckverbinder X10 (Ansicht: Steckseite).....	9-1
Bild 9-2	Steckverbinder X20 (Ansicht: Steckseite).....	9-3
Bild 9-3	Steckverbinder X30 (Ansicht: Steckseite).....	9-4
Bild 9-4	Steckverbinder X1 (Ansicht: Steckseite).....	9-5
Bild 9-5	Steckverbinder X20 (Ansicht: Steckseite TS-PDC)	9-6



Tabellen

Tabelle 1-1	Eigenschaften TS-PFG	1-2
Tabelle 4-2	Anzeigeelemente am Modul TS-PFG	4-2
Tabelle 4-1	Steckverbinder des Moduls TS-PFG	4-2
Tabelle 4-3	Steckverbinder des Moduls TS-PDC	4-3
Tabelle 4-4	Anzeigeelemente am Modul TS-PDC	4-4
Tabelle 7-1	Treiberinstallation TS-PFG	7-1
Tabelle 8-1	Aussagen zum LED-Test	8-1
Tabelle 8-2	Aussagen zum Einschalttest	8-2
Tabelle 9-1	Belegung Steckverbinder X10	9-1
Tabelle 9-2	Belegung Steckverbinder X20	9-3
Tabelle 9-3	Belegung Steckverbinder X30	9-4
Tabelle 9-4	Belegung Steckverbinder X1	9-5
Tabelle 9-5	Belegung Steckverbinder X20 (TS-PDC)	9-7



1 Anwendung

1.1 Allgemeines

Das ROHDE & SCHWARZ-Funktionsgenerator-Modul TS-PFG kommt überall dort zum Einsatz, wo die Simulation von ein- oder mehrkanaligen, analogen Ausgangssignalen notwendig ist.

Die potentialfreie Auskopplung der Signale vermeidet die Beeinflussung des Prüflings und garantiert damit eine möglichst realitätsnahe Simulation der Anwendung.

Durch den hohen Dynamikbereich der Ausgangsspannung und die hohe Samplerate wird eine sehr feine Auflösung der Ausgangssignale erreicht. Es können Standardsignalformen wie Sinus, Dreieck, Rechteck sowie arbiträre Signalformen erzeugt werden. Diese können im Pulsbetrieb oder kontinuierlich ausgegeben werden.

Zur Definition der Signalkurven können marktübliche Waveform-Editoren verwendet werden. (z.B. VisualBench von National Instruments) Umfangreiche Triggermöglichkeiten über lokale Trigger- und Markersignale oder den PXI-Triggerbus ermöglichen die Synchronisierung mit anderen R&S Mess-, Stimulus- oder Schaltmodulen bzw. PXI-Modulen anderer Hersteller.

Für die allgemeinen Funktionen auf der Karte steht ein LabWindows IVI Treiber zur Verfügung. Darüber hinausgehende Funktionen der Hardware werden über spezifische Erweiterungen des Treibers bedient. Wie für einen LabWindows Treiber üblich, stehen Function Panels und eine Online Hilfe zur Verfügung.

Das Modul TS-PFG wird frontseitig in das CompactTSVP-Chassis gesteckt. Es verwendet den cPCI/PXI-Standard. Der frontseitige Steckverbinder schließt mit der Frontplatte des CompactTSVP-Chassis ab und wird zur Kontaktierung von Prüflingen oder Messproben verwendet. Rückseitig ist das Modul TS-PFG mit dem cPCI-Steuerbus und dem PXI-Triggerbus verbunden. Alternativ zum frontseitigen Steckverbinder können analoge Messsignale über den analogen Messbus des CompactTSVP abgegriffen werden.



Das Modul TS-PFG kann nur im CompactTSVP (TSVP = Test System Versatile Platform) eingesetzt werden.

1.2 Eigenschaften

Folgende Eigenschaften kennzeichnen das Funktionsgenerator-Modul TS-PFG:

Eigenschaften TS-PFG
2-kanaliger, arbiträrer Funktionsgenerator (beide Kanäle sind als unabhängige Generatoren betreibbar)
potentialfreie Signalgenerierung (max. 125V Arbeitsspannung)
Auflösung (16 Bit)
hohe Samplerate pro Kanal (max. 25 MS/s)
hohe Ausgangsspannungsbereiche ($\pm 1V \dots \pm 20 V$), bis 40 Vpp (Kanäle sind kaskadierbar)
hoher Ausgangsstrom (max. ± 250 mA/pro Kanal)
1 MSamples Speichertiefe pro Kanal
Waveform linking and looping
Synchronisierung über PXI-Triggerbus
Kanäle sind wahlfrei auf 8 Analogbusse/ Ausgänge schaltbar
Selbsttestfähigkeit in Verbindung mit Modul TS-PSAM
LabWindows IVI Treiber
Einsatz im <i>CompactTSVP</i>

Tabelle 1-1 Eigenschaften TS-PFG

1.2.1 Anwendungen

Folgende Anwendungen können mit dem Funktionsgenerator TS-PFG durchgeführt werden:

- Erzeugung symetrischer Sinus-, Rechteck-, Sägezahn- und Dreiecksfunktionen
- Erzeugung beliebiger, verkettbarer Kurvenformen
- Sensorsimulation (potentialfreie Stimulierung)
- Simulation arbiträrer Signale
- Stimulierung von niederfrequenten digitalen Signalen mit einstellbarem Pegel
- programmierbare Taktgeneratoren
- Erzeugung von Prüflingsversorgungsspannungen

Werden weitere Stimuluskanäle in der Anwendung benötigt, so ist dies durch Hinzufügen weiterer Funktionsgeneratoren TS-PFG und die Synchronisation über den PXI-Triggerbus realisierbar.

Über den Analogbus und ein R&S Schaltmodul (z.B. TS-PMB) können die Ausgangssignale auf eine sehr hohe Anzahl von Prüflingspins gemultiplext werden.

Durch das digitale Markersignal, welches samplesynchron zum Analogsignal ausgegeben wird, können komplexe Prüfaufgaben realisiert werden. Durch eine schaltbare Kopplung der beiden Ausgangskanäle, kann der Ausgangsspannungsbereich (Pegel +6 dB) verdoppelt bzw. DC-Signale mit aufmodulierten AC-Signalen generiert werden.

Durch den äußerst platzsparenden Aufbau mit Primärmatrix und Signalkonditionierung, bei nur einem CompactPCI/PXI Slot Breite, wird der Aufbau von sehr leistungsfähigen und kompakten Mess- und Stimulussystemen ermöglicht.

Ein Selbsttest des Funktionsgenerators TS-PFG kann in Verbindung mit dem Modul TS-PSAM durchgeführt werden. Diagnose LEDs an der Frontseite signalisieren den aktuellen Status des Moduls.



2 Ansicht

Bild 2-1 zeigt das Funktionstestmodul TS-PFG ohne das zugehörige Rear-I/O Modul TS-PDC. Das Rear-I/O Modul TS-PDC ist in Bild 2-2 abgebildet.



Bild 2-1 Ansicht des Moduls TS-PFG



Bild 2-2 Ansicht des Rear-I/O Moduls TS-PDC

3 Blockschaltbilder

Im folgenden Abschnitt wird sowohl das Funktionsblockschaltbild des Moduls TS-PFG als auch das detaillierte Blockschaltbild dargestellt.

Bild 3-1 zeigt das Funktionsblockschaltbild des Moduls TS-PFG.

Bild 3-2 zeigt ein detailliertes Blockschaltbild des Moduls TS-PFG.

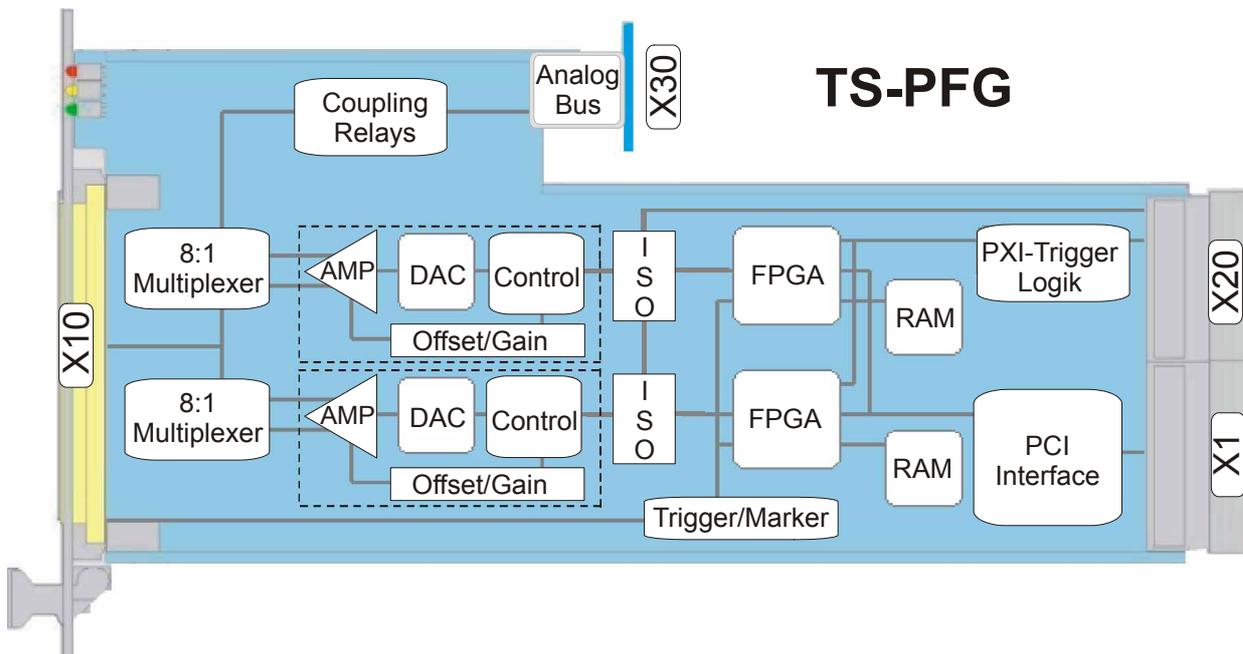


Bild 3-1 Funktionsblockschaltbild des Moduls TS-PFG

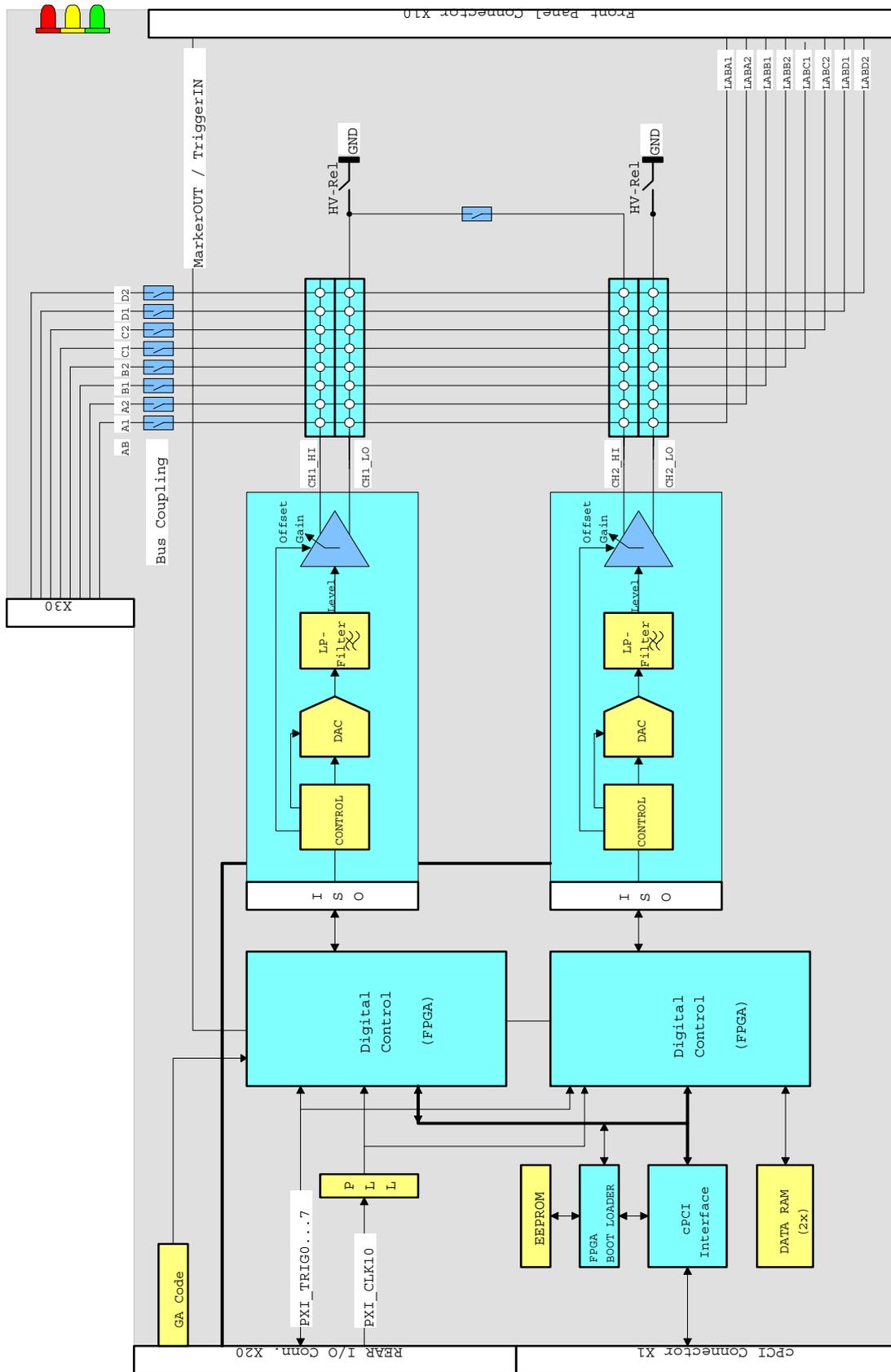


Bild 3-2 Detailliertes Blockschaltbild des Moduls TS-PFG

4 Aufbau

4.1 Mechanischer Aufbau TS-PFG

Das Modul TS-PFG ist ein **langes cPCI-Einsteckmodul** und für den frontseitigen Einbau in den CompactTSVP ausgeführt. Die Platinenhöhe des Moduls beträgt 3 HE (134 mm). Um ein sicheres Einschieben in den CompactTSVP zu gewährleisten, ist die Frontblende mit einem Führungsstift bestückt. Die Arretierung des Moduls geschieht mit den beiden Befestigungsschrauben der Frontblende. Der frontseitige Steckverbinder X10 dient zum Anschluss von Prüflingen. Der Steckverbinder X30 verbindet das Modul TS-PFG mit der Analogbus-Backplane im CompactTSVP. Die Steckverbinder X20/X1 verbinden das Modul TS-PFG mit der cPCI-Backplane/PXI-Steuer-Backplane.

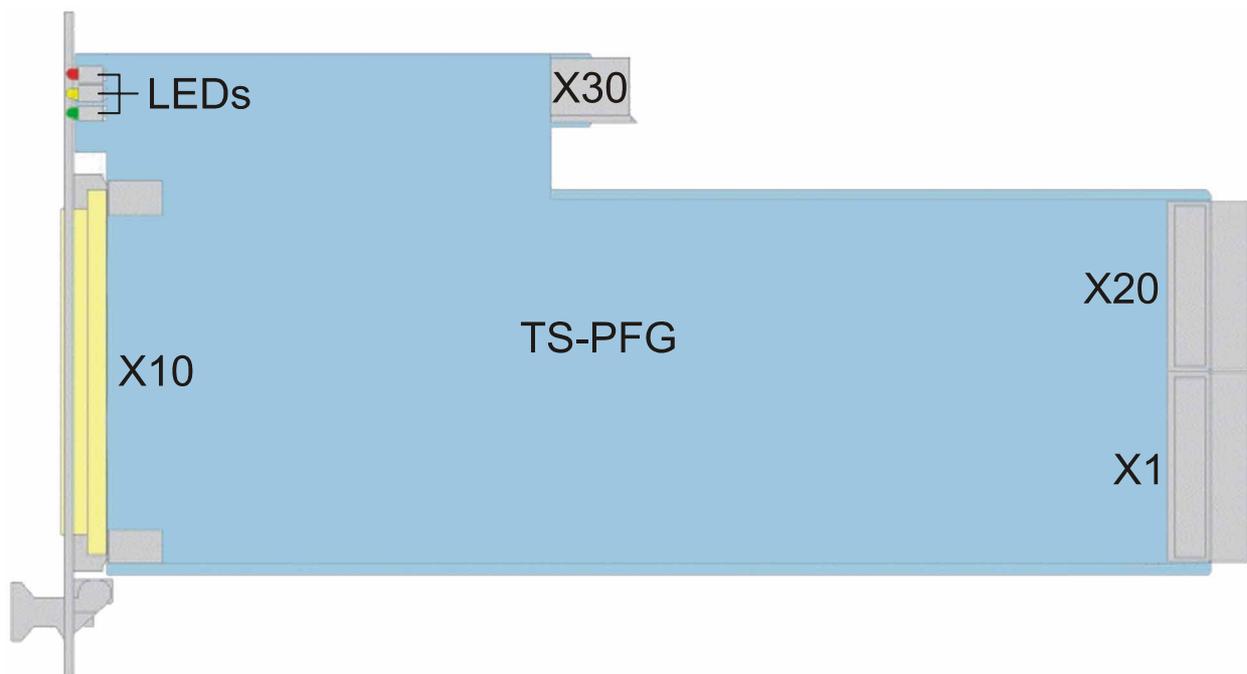


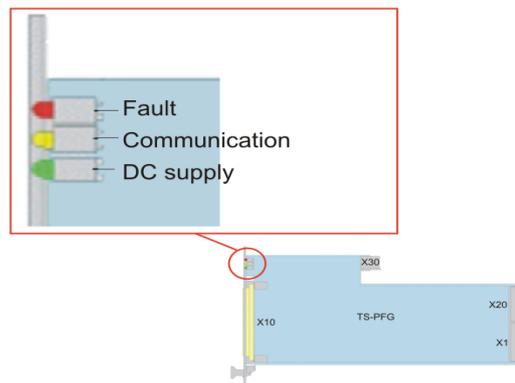
Bild 4-1 Anordnung der Steckverbinder am Modul TS-PFG

Kurzzeichen	Verwendung
X1	cPCI Bus
X10	Prüfling (UUT)
X20	Erweiterung (PXI), Rear-I/O
X30	Analog Bus

Tabelle 4-1 Steckverbinder des Moduls TS-PFG

4.2 Anzeigeelemente des Moduls TS-PFG

Auf der Frontseite des Moduls TS-PFG sind drei Leuchtdioden (LEDs) angeordnet, diese vermitteln den aktuellen Status des Moduls. Die LEDs haben folgende Bedeutung:


Bild 4-2 Anordnung der LEDs am Modul TS-PFG

LED	Beschreibung
rot	Fehlerzustand (ERR): Leuchtet, wenn nach dem Einschalten der Versorgungsspannung ein Fehler beim Einschalttest auf dem Modul TS-PFG auftritt. Dies bedeutet, dass ein Hardware Problem auf dem Modul besteht. (siehe auch Abschnitt 8 "Selbsttest")
gelb	Kommunikation (COM): Leuchtet, bei Datenverkehr über das Interface auf.
grün	Versorgungsspannung in Ordnung (PWR): Leuchtet, wenn alle nötigen Versorgungsspannungen anliegen.

Tabelle 4-2 Anzeigeelemente am Modul TS-PFG

4.3 Mechanischer Aufbau TS-PDC

siehe hierzu auch Bild 4-3

Das Modul TS-PDC ist ein **Rear-I/O-Modul** für den rückseitigen Einbau in den CompactTSVP. Die Platinhöhe des Moduls beträgt 3 HE (134 mm). Die Fixierung des Moduls geschieht mit den beiden Befestigungsschrauben der Frontblende. Der Steckverbinder X20 verbindet das Modul TS-PDC mit der Extension-Backplane im CompactTSVP. Das Modul TS-PDC muss immer den entsprechenden Rear-I/O Slot zum Hauptmodul (z.B. Modul TS-PFG) verwenden.



ACHTUNG!

Das Modul TS-PDC muss immer am entsprechenden Rear-I/O Slot (gleicher Slotcode) des Moduls TS-PFG gesteckt werden. Bei fehlerhaftem Stecken (z.B. cPCI/PXI Standardmodulen im Frontbereich) können beide Module zerstört werden.

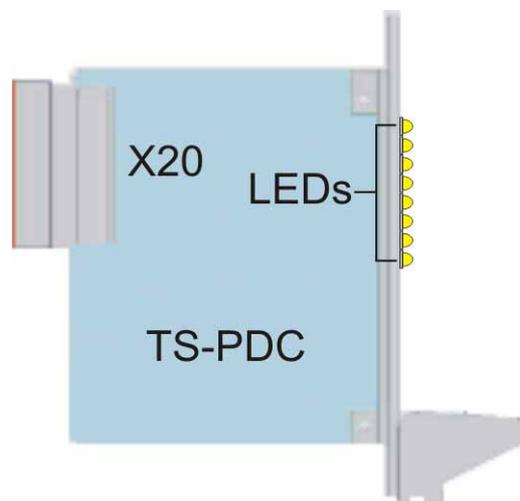


Bild 4-3 Anordnung des Steckverbinders und LEDs am Modul TS-PDC

Kurzzeichen	Verwendung
X20	Extension (Rear I/O)

Tabelle 4-3 Steckverbinder des Moduls TS-PDC

4.4 Anzeigeelemente des Moduls TS-PDC

siehe hierzu auch Bild 4-4

Auf der Frontseite des Moduls TS-PDC sind acht Leuchtdioden (LED) angeordnet, diese zeigen den aktuellen Status der erzeugten Versorgungsspannungen an. Die einzelnen LEDs haben folgende Bedeutung:

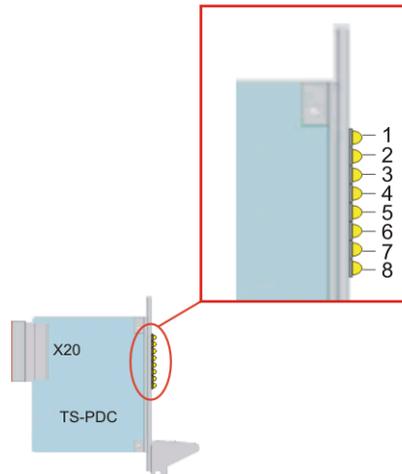


Bild 4-4 Anordnung der LEDs am Modul TS-PDC

LED	Beschreibung
1, leuchtet	+15 VDC (CH1), vorhanden
2, leuchtet	+5 VDC (CH1), vorhanden
3, leuchtet	+3.3 VDC (CH1), vorhanden
4, leuchtet	-15 VDC (CH1), vorhanden
5, leuchtet	+15 VDC (CH2), vorhanden
6, leuchtet	+5 VDC (CH2), vorhanden
7, leuchtet	+3.3 VDC (CH2), vorhanden
8, leuchtet	-15 VDC (CH2), vorhanden

Tabelle 4-4 Anzeigeelemente am Modul TS-PDC

5 Funktionsbeschreibung

5.1 Funktionsbeschreibung Modul TS-PFG

5.1.1 Analoge Hardware des Moduls

Zur Ausgabe der analogen Stimuluswerte werden 2 unabhängige Datenpfade mit je einem eigenen Spannungspotential verwendet. Alle Ausgabepfade sind identisch aufgebaut.

Jeder Pfad besitzt einen schnellen D/A-Wandler, dem drei "Tiefpass-Filter" sowie ein differenzieller Leistungsverstärker mit einstellbarem Pegelbereich nachgeschaltet sind.

Über eine isolierte, parallele Schnittstelle werden von der massebezogenen Kontrolleinheit (FPGA) die digitalen Daten mit maximal möglicher Datenrate übertragen. Die Aktualisierung des D/A-Wandlers wird vom FPGA in Abhängigkeit von der eingestellten Samplerate für jeden Kanal individuell durchgeführt.

Alle notwendigen digitalen Steuersignale (Systemtakt, Updatesignal, Verstärkungseinstellung) werden vom FPGA erzeugt und ebenfalls über Isolationsübertrager an den Analogteil übergeben.

Die Spannungsversorgung des analogen Frontends wird über ein Rear-I/O-Modul (TS-PDC) mit DC/DC-Wandlern dem Modul zur Verfügung gestellt.

Die Ausleitung der Analogsignale erfolgt über Trennrelais am Frontsteckverbinder (X10) des Moduls und zum analogen Messbus des CompactTSVP. Eine feste Strombegrenzung ist vorhanden.

Um höhere Ausgangsspannungen erzeugen zu können, besteht die Möglichkeit der galvanischen Kopplung der potentialgetrennten Einzelkanäle.

5.1.2 Synchronisierung

Um eine Synchronisierung mit anderen Geräten, insbesondere mit Analysatormodulen, oder Digitalen Messmodulen zu ermöglichen, können Trigger empfangen als auch generiert werden.

Dazu stehen die Triggersignale des PXI-Triggerbus und zwei massebezogene Trigger-Eingangssignale mit programmierbarer Schwelle zur Verfügung.



Zusätzlich kann über ein nicht verwendetes Bit der digitalen Ausgabe-
werte ein phasensynchrones Markersignal generiert werden.

5.1.3 Besonderheiten bei Standardkurvenformen

Die Standardkurvenformen (Sinus, Rechteck, Dreieck, Sägezahn) können mit dem TS-PFG Modul sehr frequenzgenau erzeugt werden. Jedoch können bei Kurvenformen mit steilen Flanken (Rechteck, Sägezahn) Flankenverschiebungen auftreten, die bei den anderen Kurvenformen nicht sichtbar sind. Die Verschiebung (Jitter) beträgt ein Abtastintervall, d.h. 40 ns bei Signalfrequenzen über 1 kHz.

Für eine jitterfreie Signalerzeugung ist die Signalfrequenz so zu wählen, dass die Periodendauer bzw. (bei Rechteck) die Pulsbreite ein ganzzahliges Vielfaches von 40 ns ist, oder das Signal muss als arbiträre Kurvenform programmiert werden.

5.2 Funktionsbeschreibung Modul TS-PDC

siehe hierzu auch Bild 5-1

Der DC/DC-Wandler ist als primär getakteter DC-Schaltwandler ausgeführt. Die Eingangsspannung (5 VDC) wird auf zwei sekundäre Potentiale übertragen und über Line-Regler auf die Nennspannung gebracht. Der Status der jeweiligen Ausgangsspannung wird durch eine LED angezeigt.

Folgende Gleichspannungen werden erzeugt:

- +15 VDC, 0,5A (2x)
- -15 VDC, 0,5A (2x)
- +5 VDC, 0,5A (2x)
- +3,3 VDC, 0,25A (2x)

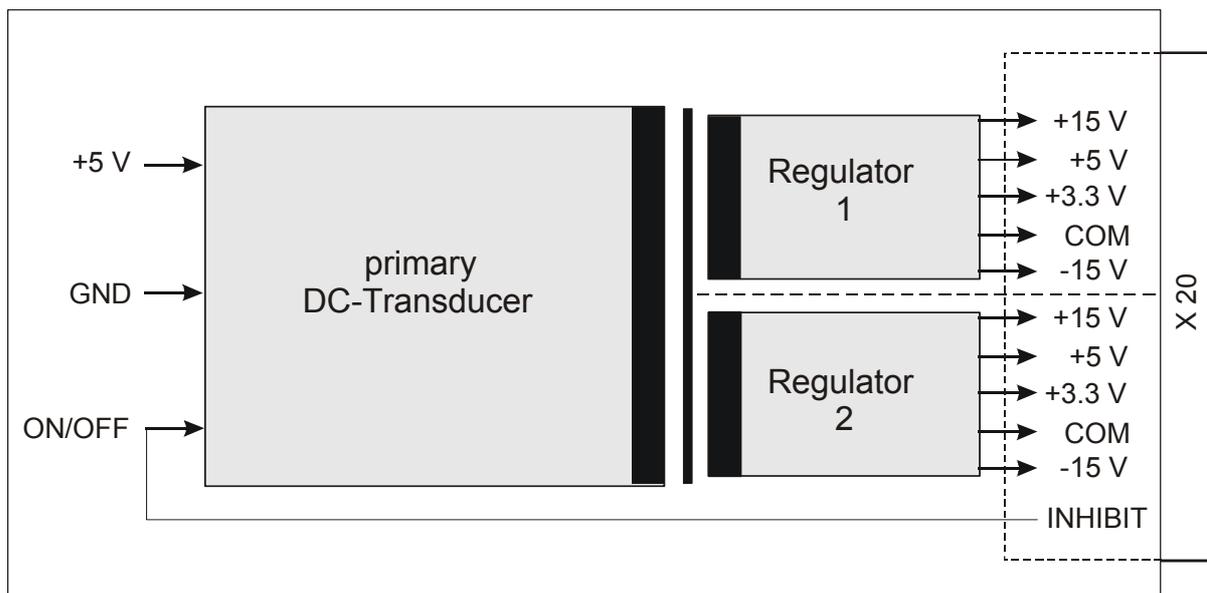


Bild 5-1 Blockschaltbild TS-PDC



6 Inbetriebnahme

6.1 Installation des Moduls TS-PFG

Zur Installation des Einsteckmoduls ist wie folgt vorzugehen:

- Herunterfahren und Ausschalten des CompactTSVP
- Auswahl eines geeigneten, frontseitigen Steckplatzes (Slot 5-15 möglich, vorzugsweise Slot 5)
- Entfernen der entsprechenden Teilfrontplatte am TSVP-Chassis durch Lösen der beiden Schrauben



ACHTUNG!

Die Backplane-Steckverbinder sind auf verbogene Pins zu überprüfen! Verbogene Pins müssen ausgerichtet werden! Bei Nichtbeachtung kann die Backplane dauerhaft beschädigt werden!

- Einschieben des Einsteckmoduls mit mäßigem Druck (Fixierung über den Führungsstift)



ACHTUNG!

Beim Einschieben des Einsteckmoduls ist dieses mit beiden Händen zu führen und vorsichtig in die Backplane-Steckverbinder einzudrücken.

- Das Einsteckmodul ist richtig eingeschoben, wenn ein deutlicher Anschlag zu spüren ist.
- Die beiden Befestigungsschrauben an der Frontplatte des Moduls festschrauben.



Das Modul TS-PFG wird automatisch vom CompactTSVP erkannt.

6.2 Installation des Moduls TS-PDC

Zur Installation des Einsteckmoduls ist wie folgt vorzugehen:

- Voraussetzung ist die Installation des Moduls TS-PFG
- Entsprechenden Rear-I/O-Slot zum Modul TS-PFG auswählen
- Entfernen der entsprechenden Teilrückplatte am CompactTSVP-Chassis durch Lösen der beiden Schrauben



ACHTUNG!

Die Backplane-Steckverbinder sind auf verbogene Pins zu überprüfen! Verbogene Pins müssen ausgerichtet werden! Bei Nichtbeachtung kann die Backplane dauerhaft beschädigt werden!

- Einschieben des Einsteckmoduls mit mäßigem Druck



ACHTUNG!

Beim Einschieben des Einsteckmoduls ist dieses mit beiden Händen zu führen und vorsichtig in die Backplane-Steckverbinder einzudrücken.

- Das Einsteckmodul ist richtig eingeschoben, wenn ein deutlicher Anschlag zu spüren ist.
- Die beiden Befestigungsschrauben an der Frontplatte des Moduls festschrauben.

7 Software

7.1 Treibersoftware

Für die PFG Funktionen auf der Karte steht ein LabWindows IVI Treiber zur Verfügung. Alle anderen Funktionen der Hardware werden über spezifische Erweiterungen des Treibers bedient. Der Treiber ist Bestandteil der ROHDE & SCHWARZ GTSL-Software. Alle Funktionen des Treibers sind in der Online-Hilfe und in den LabWindows CVI Function-Panels ausführlich dokumentiert.

Bei der Treiberinstallation werden die folgenden Softwaremodule installiert:

Modul	Pfad	Anmerkung
rspfg.dll	<GTSL Verzeichnis>\Bin	Treiber
rspfg.hlp	<GTSL Verzeichnis>\Bin	Hilfedatei
rspfg.fp	<GTSL Verzeichnis>\Bin	LabWindows CVI Function Panel File, Function Panels für CVI Entwicklungsumgebung
rspfg.sub	<GTSL Verzeichnis>\Bin	LabWindows CVI Attribute Datei. Diese Datei wird von einigen „Function Panels“ benötigt.
rspfg.lib	<GTSL Verzeichnis>\Bin	Import Bibliothek
rspfg.h	<GTSL Verzeichnis>\Include	Header Datei zum Treiber

Tabelle 7-1 Treiberinstallation TS-PFG



HINWEIS:

Zum Betrieb des Treibers sind die IVI- und VISA-Bibliotheken der Firma National Instruments notwendig.

7.2 Soft-Panel

(siehe Bild 7-1)

Für das Modul TS-PFG steht ein Soft-Panel zur Verfügung. Das Soft-Panel setzt auf den LabWindows CVI Treiber auf. Das Soft-Panel ermöglicht die interaktive Bedienung des Moduls. Spezielle Testfunktionen können über ein geschütztes Menü aktiviert werden.

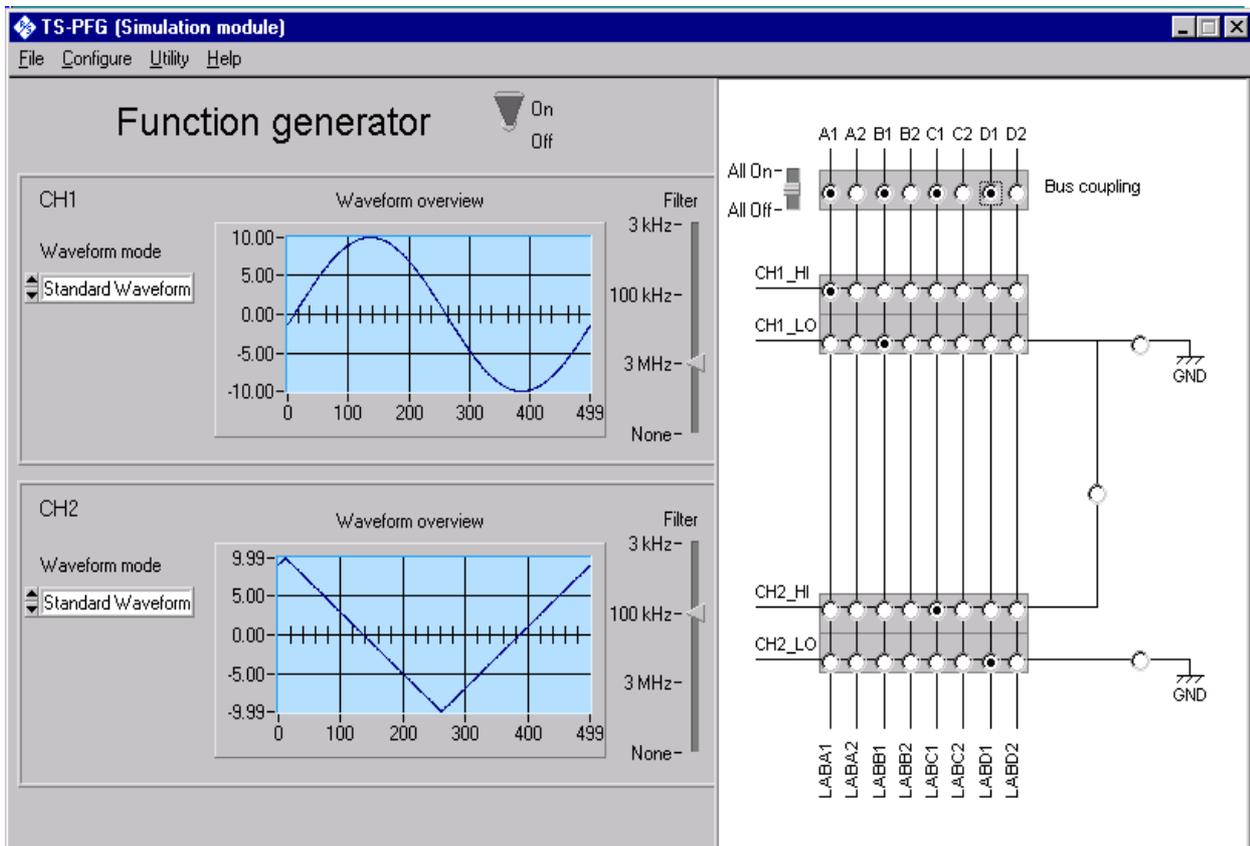


Bild 7-1 Soft-Panel TS-PFG

7.3 Programmierbeispiel TS-PFG

```
/*
    Generating different output signals
    with and without trigger conditions

    The different examples just show the order of function
    calls used to output a special signal

    The coding rules of a GTSL software like
    allocating and locking the resource, or error handling
    are not considered in this example.
    It's just to show the function calls.
*/

/*
    rspfg ivi-driver header file
*/

#include "rspfg.h"

static ViSession    s_VI;
static ViStatus     s_status;

main()
{
    /*
        The resource descriptor must be adapted to the system:
        Init the rspfg driver.
        After the fuction call the module will generate a dc voltage output
        signal of 0 volts.
    */

    s_status = rspfg_InitWithOptions ( "PXI2::13::0::INSTR", VI_TRUE,
    VI_TRUE, "", &s_VI);

    /*
        Stop generation of output signal.
    */

    s_status = rspfg_AbortGeneration (s_VI);

    /*
        Connect channel 1 to front connector X10.
    */

    s_status = rspfg_Connect (s_VI, "CH1_Lo", "ABa2");

    s_status = rspfg_Connect (s_VI, "CH1_Hi", "ABa1");
}
```



```
/*
  Connect channel 2 to front connector X10.
*/

s_status = rspfg_Connect (s_VI, "CH2_Lo", "ABb2");
s_status = rspfg_Connect (s_VI, "CH2_Hi", "ABb1");

/*
  Wait until switching relays are settled.
*/

s_status = rspfg_WaitForDebounce (s_VI, 1000);

/*
  Configure continuous generation of the output signal.
*/

s_status = rspfg_ConfigureOperationMode (s_VI, "CH1",
RSPFG_VAL_OPERATE_CONTINUOUS);

/*
  Configure continuous generation of the output signal.
*/

s_status = rspfg_ConfigureOperationMode (s_VI, "CH2",
RSPFG_VAL_OPERATE_CONTINUOUS);

/*
  Configure standard function output.
*/

s_status = rspfg_ConfigureOutputMode (s_VI, RSPFG_VAL_OUTPUT_FUNC);

/*
  Configure sine wave output with 1.0 volts amplitude peak to peak on
  channel 1 and channel 2 with
  frequency: 1000 Hz,
  phase: 0 Hz,
  dc offset voltage: 0.0 volt.
*/

s_status = rspfg_ConfigureStandardWaveform (s_VI, "CH1",
                                             RSPFG_VAL_WFM_SINE, 1.0,
                                             0.00, 1000, 0.00);

s_status = rspfg_ConfigureStandardWaveform (s_VI, "CH2",
                                             RSPFG_VAL_WFM_SINE, 1.0,
                                             0.00, 1000, 0.00);
```

```
/*
  Select the output filter 3 kHz to get best signal quality
  for the 1 kHz frequency.
*/

s_status =rspfg_ConfigureFilter (s_VI, "CH1", VI_TRUE, 3.0e3
/*3kHz*/);

s_status =rspfg_ConfigureFilter (s_VI, "CH2", VI_TRUE, 3.0e3
/*3kHz*/);

/*
  Enable signal generator output.
*/

s_status = rspfg_ConfigureOutputEnabled (s_VI, "CH1", VI_TRUE);
s_status = rspfg_ConfigureOutputEnabled (s_VI, "CH2", VI_TRUE);

/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);

/*
  Stop generation of output signal.
*/

s_status = rspfg_AbortGeneration (s_VI);

/*
  Select the output filter 100 kHz to get best signal quality
  for the 5 kHz frequency.
*/

s_status = rspfg_ConfigureFilter (s_VI, "CH1", VI_TRUE, 1.0e5
/*100kHz*/);

/*
  Configure sine wave output with 1.0 volts amplitude peak to peak,
  with
  frequency: 5000 Hz,
  phase: 0 Hz,
  dc offset voltage: 0.0 volt.
*/

s_status = rspfg_ConfigureStandardWaveform (s_VI, "CH1",
                                             RSPFG_VAL_WFM_SINE, 1.0,
                                             0.00, 5000, 0.00);
```



```
/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);

/*
  Stop generation of output signal.
*/

s_status = rspfg_AbortGeneration (s_VI);

/*
  Configure number of bursts.
*/

s_status = rspfg_ConfigureBurstCount (s_VI, "CH1", 2);

/*
  Configure burst generation of the output signal.
*/

s_status = rspfg_ConfigureOperationMode (s_VI, "CH1",
RSPFG_VAL_OPERATE_BURST);

/*
  Configure sine wave output with 1.0 volts amplitude peak to peak,
  with
  frequency: 1000 Hz,
  phase: 0 Hz,
  dc offset voltage: 0.0 volt.
*/

s_status = rspfg_ConfigureStandardWaveform (s_VI, "CH1",
                                             RSPFG_VAL_WFM_SINE, 1.0,
                                             0.00, 1000, 0.00);

/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);

/*
  Start generating signal generator output.
*/

s_status = rspfg_SendChannelSoftwareTrigger (s_VI, "CH1");
```



```
/*
  Stop generation of output signal.
*/

s_status = rspfg_AbortGeneration (s_VI);

/*
  Configure sine wave output with 1.0 volts amplitude peak to peak,
  with
  frequency: 5000 Hz,
  phase: 0 Hz,
  dc offset voltage: 0.0 volt.
*/

s_status = rspfg_ConfigureStandardWaveform (s_VI, "CH1",
                                             RSPFG_VAL_WFM_SINE, 1.0,
                                             0.00, 10000, 0.00);

/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);

/*
  Start generating signal generator output.
*/

s_status = rspfg_SendChannelSoftwareTrigger (s_VI, "CH1");

/*
  Stop generation of output signal.
*/

s_status = rspfg_AbortGeneration (s_VI);

/*
  Configure channel one for external trigger input at XT11.
*/

s_status = rspfg_ConfigureTriggerSource (s_VI, "CH1",
                                         RSPFG_VAL_TRIG_XT11);

/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);
```



```
/*
  Configure channel one trigger delay.
*/

s_status = rspfg_ConfigureTriggerDelay (s_VI, "CH1", 1.0);

/*
  Initiate generating signal generator output.
*/

s_status = rspfg_InitiateGeneration (s_VI);

/*
  Wait for an external trigger input at front connector XT11.
*/

/*
  Stop generation of output signal.
*/

s_status = rspfg_AbortGeneration (s_VI);
}
```

8 Selbsttest

Der Funktionsgenerator TS-PFG besitzt integrierte Selbsttestfähigkeit. Folgende Tests sind möglich:

- LED-Test
- Einschalttest
- TSVP Selbsttest

8.1 LED-Test

Nach dem Einschalten leuchten alle drei LEDs für ca. eine Sekunde. Dies signalisiert, dass die 5 V-Versorgungsspannung anliegt, und alle LEDs in Ordnung sind, desweiteren dass der Einschalttest funktionierende. Folgende Aussagen können über die verschiedenen Anzeigezustände gemacht werden:.

LED	Beschreibung
eine einzelne LED leuchtet nicht	Hardwareproblem auf dem Modul LED defekt
alle LEDs leuchten nicht	+5V-Versorgungsspannung fehlt

Tabelle 8-1 Aussagen zum LED-Test



HINWEIS:

Bei Diagnosen die auf eine fehlerhafte Versorgungsspannung hinweisen sind die LEDs des zugehörigen Rear-I/O Moduls TS-PDC einer Sichtkontrolle zu unterziehen. Bestätigt sich der Ausfall einer Versorgungsspannung, so ist das Modul TS-PDC auszutauschen.

8.2 Einschalttest

Parallel zum LED-Test verläuft der Einschalttest. Bei diesem Test wird das Ergebnis des FPGA Ladeprozesses ermittelt. (FPGA = Field Programmable Gate Array) Folgende Aussagen können über die verschiedenen Anzeigezustände der roten und grünen LED gemacht werden:

LED	Beschreibung
grüne LED an	alle Versorgungsspannungen vorhanden
grüne LED aus	mindestens eine Versorgungsspannung von Modul TS-PFG oder dem Rear-I/O Modul TS-PDC fehlt
rote LED aus	es liegt kein Fehler vor
rote LED an	Laden des FPGA ist fehlgeschlagen

Tabelle 8-2 Aussagen zum Einschalttest



HINWEIS:

Bei Diagnosen die auf eine fehlerhafte Versorgungsspannung hinweisen sind die LEDs des zugehörigen Rear-I/O Moduls TS-PDC einer Sichtkontrolle zu unterziehen. Bestätigt sich der Ausfall einer Versorgungsspannung, so ist das Modul TS-PDC auszutauschen.

8.3 TSVP-Selbsttest

Im Rahmen des TSVP-Selbsttests wird ein tiefgehender Test des Moduls durchgeführt und ein ausführliches Protokoll generiert. Dies geschieht über die "Selbsttest Support Library".

Das Modul TS-PSAM wird als Messeinheit von R&S-Modulen im TSVP verwendet. Durch Messungen über den Analogbus wird die Funktion der Module im System sichergestellt.



HINWEIS:

Informationen zum Starten des Selbsttests und zur Reihenfolge der notwendigen Arbeitsschritte finden Sie in der GTSL-Software-Beschreibung oder der GTSL-Online-Hilfe.

9 Schnittstellenbeschreibung

9.1 Schnittstellenbeschreibung TS-PFG

9.1.1 Steckverbinder X10 (Front Connector)

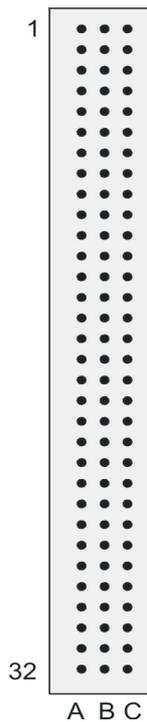


Bild 9-1 Steckverbinder X10 (Ansicht: Steckseite)

Pin	A	B	C
1	LABA1		LABA2
2	LABB1		LABB2
3	LABC1		LABC2
4	LABD1		LABD2
5			
6			
7			
8			
9			

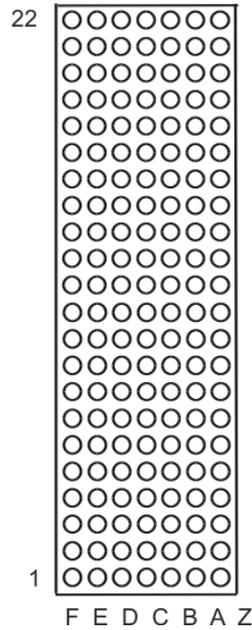
Tabelle 9-1 Belegung Steckverbinder X10



Pin	A	B	C
10			
11			
12			
13			
14			
15			
16			
17			
18			
19			
20			
21			
22			
23			
24			
25			
26			
27			
28	GND	GND	GND
29	MO1	GND	MO2
30	XTI1	GND	XTI2
31	GND	GND	GND
32	GND	GND	CHA-GND

Tabelle 9-1 Belegung Steckverbinder X10

* = Das Signal **CHA-GND** ist mit der Frontplatte der TS-PFG verbunden. Die Frontplatte ist kapazitiv mit GND gekoppelt.

9.1.2 Steckverbinder X20 (Extension Connector)

Bild 9-2 Steckverbinder X20 (Ansicht: Steckseite)

Pin	F	E	D	C	B	A	Z	
22	GND	GA0	GA1	GA2	GA3	GA4	GND	X20 C O N N E C T O R
21	GND	PXI_LBR3	PXI_LBR2	PXI_LBR1	GND	PXI_LBR0	GND	
20	GND	PXI_LBL1	GND	PXI_LBL0	AUX1	AUX2	GND	
19	GND	AUX1	AUX2	PXI_LBL3	GND	PXI_LBL2	GND	
18	GND	PXI_TRIG6	GND	PXI_TRIG5	PXI_TRIG4	PXI_TRIG3	GND	
17	GND	PXI_CLK10			GND	PXI_TRIG2	GND	
16	GND	PXI_TRIG7	GND		PXI_TRIG0	PXI_TRIG1	GND	
15	GND	+5V	+5V		GND	DCSYNC	GND	
14	NC						NC	
13	NC						NC	
12	NP	COM_CH1	+VCC3_1	+VCC2_CH1	-VCC1_CH1	+VCC1_CH1	NP	
11	NP						NP	
10	NC	COM_CH2	+VCC3_2	+VCC2_CH2	-VCC1_CH2	+VCC1_CH2	NC	
9	NC						NC	
8	NC						NC	
7	NC						NC	
6	NC						NC	
5	NC						NC	
4	NC						NC	
3	GND	RSA0	RRST#	+12V	GND	RSDO	GND	
2	GND	+12V	RSDI	RSA1	+5V	RSCLK	GND	
1	GND	+5V			GND	RCS#	GND	

Rear I/O incompatible PXI

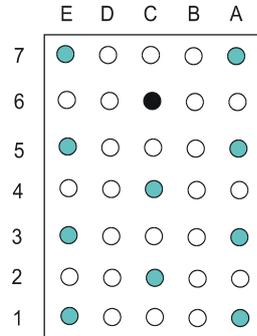
PXI signals

R&S Rear IO control(SPI)

GA3..0 at GND or N.C.

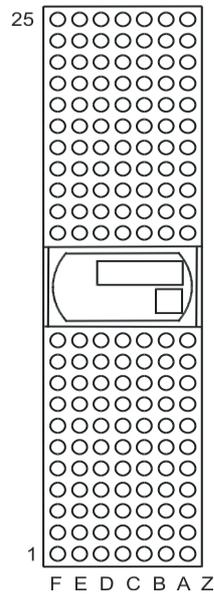
GA5..4 at jumper field. GA5 onlyr TS-PWA3

Tabelle 9-2 Belegung Steckverbinder X20

9.1.3 Steckverbinder X30 (Analog Bus Connector)

Bild 9-3 Steckverbinder X30 (Ansicht: Steckseite)

	E	D	C	B	A
7	IL2				IL1
6			GND		
5	ABC1				ABA1
4			ABB1		
3	ABC2				ABB2
2			ABB2		
1	ABD2				ABD1

Tabelle 9-3 Belegung Steckverbinder X30

9.1.4 Steckverbinder X1 (cPCI Bus Connector)

Bild 9-4 Steckverbinder X1 (Ansicht: Steckseite)

Pin	F	E	D	C	B	A	Z		
25	GND	5V	3.3V	ENUM#	REQ64#	5V	GND	X1	
24	GND	ACK64#	AD[0]	V(I/O)	5V	AD[1]	GND		
23	GND	AD[2]	5V	AD[3]	AD[4]	3.3V	GND		
22	GND	AD[5]	AD[6]	3.3V	GND	AD[7]	GND		
21	GND	C/BE[0]#	M66EN	AD[8]	AD[9]	3.3V	GND		
20	GND	AD[10]	AD[11]	V(I/O)	GND	AD[12]	GND		
19	GND	AD[13]	GND	AD[14]	AD[15]	3.3V	GND		
18	GND	C/BE[1]#	PAR	3.3V	GND	SERR#	GND		
17	GND	PERR#	GND	IPMB_SDA	IPMB_SCL	3.3V	GND		
16	GND	LOCK#	STOP#	V(I/O)	GND	DEVSEL#	GND		
15	GND	TRDY#	BD_SEL#	IRDY#	FRAME#	3.3V	GND		
12..14	Key Area								C O N N E C T O R
11	GND	C/BE[2]#	GND	AD[16]	AD[17]	AD[18]	GND		
10	GND	AD[19]	AD[20]	3.3V	GND	AD[21]	GND		
9	GND	AD[22]	GND	AD[23]	IDSEL	C/BE[3]#	GND		
8	GND	AD[24]	AD[25]	V(I/O)	GND	AD[26]	GND		
7	GND	AD[27]	GND	AD[28]	AD[29]	AD[30]	GND		
6	GND	AD[31]	CLK	3.3V	GND	REQ#	GND		
5	GND	GNT#	GND	RST#	BSRSV	BSRSV	GND		
4	GND	INTS	INTP	V(I/O)	HEALTHY#	IPMB_PWR	GND		
3	GND	INTD#	5V	INTC#	INTB#	INTA#	GND		
2	GND	TDI	TDO	TMS	5V	TCK	GND		
1	GND	5V	+12V	TRST#	-12V	5V	GND		

Tabelle 9-4 Belegung Steckverbinder X1

Pin	Z	A	B	C	D	E	F		
22	GND						GND	J20	
21	GND		GND or NC *3)				GND		
20	GND			+5V *1)	GND	+5V *1)	GND		
19	GND		GND	+5V *1)			GND		
18	GND				GND		GND		
17	GND		GND	+5V *2)	+5V *2)		GND		
16	GND			+5V *2)	GND		GND		
15	GND		GND	+5V *2)	+5V *1)		GND		
14	NC						NC		C O N N E C T O R
13	NC						NC		
12	NP	+15V_1	-15V_1	+5V_1	+3.3V_1	COM_1	NP		
11	NP						NP		
10	NC	+15V_2	-15V_2	+5V_2	+3.3V_2	COM_2	NC		
9	NC						NC		
8	NC	COM_1	COM_1	COM_1	COM_1	COM_1	NC		
7	NC						NC		
6	NC	COM_2	COM_2	COM_2	COM_2	COM_2	NC		
5	NC						NC		
4	NC						NC		
3	GND		GND		RRST#		GND		
2	GND	RSCLK			RSDI		GND		
1	GND	RCS#	GND			+5V *1)	GND		
Pin	Z	A	B	C	D	E	F		

- *1) TS-PDC V1.0 is supplied via these pins from +5V, for backplanes up to V3.x
- *2) TS-PDC V1.1 is supplied via these pins or pins from *1) , for backplanes V1.x to V4.x
- *3) TS-PDC V1.1 and V1.2: GND, for version V1.3: NC (Not Connected)

Tabelle 9-5 Belegung Steckverbinder X20 (TS-PDC)



10 Technische Daten



HINWEIS:

Bei Diskrepanzen zwischen Daten in diesem Handbuch und den technischen Daten des Datenblatts gelten die Daten des Datenblatts.

10.1 Interface

Ansteuerinterface:	cPCI-Schnittstelle nach PICMG 2.0 Rev. 2.1
Steckverbinder Frontplatte:	DIN-Leiste nach 41612, 96-polig
Platzbedarf:	1 Slot frontseitig, 1 Slot rückseitig (potentialfreie Versorgung mit TS-PDC)

10.2 Signalgenerierung

Analogkanäle:	2, differenziell, kurzschlussfest, potentialfrei, kaskadierbar, synchron oder asynchron als 2 separate Generatoren be- treibbar
Digitale Markerkanäle:	2, (TTL)
Datenspeicher (RAM):	1 MSamples pro Kanal
Signalformen:	DC Sinus max. 1 MHz Rechteck max. 1 MHz Puls-Tastverhältnis 1% ... 99% Dreieck max. 1 MHz Sägezahn max. 1 MHz Benutzerdefinierte Kurvenfor- men

10.3 Zeitsteuerung

Betriebsarten:	DC-Modus, Burst, Continuous
Burst-Mode	
• Abtastrate:	DC, 1 S/s ... 25 MS/s
• Auflösung:	40 ns min.
• Verkettung von Sequenzen:	64 pro Kanal, max. 16384 Zyklen pro Sequenz
Continuous-Mode	
• Frequenz:	1 Hz ... 1 MHz Sinus
• Auflösung:	0,004% vom Einstellwert
• Genauigkeit:	Auflösung ±(resolution + reference clock accuracy)
Referenztakt:	PXI-Clock TSVP, 10 MHz, ±(1,5 ppm + 1 ppm/Jahr)

10.4 Ausgangspegel

Amplitude	
• Bereiche:	±20 V, ±10 V, ±5 V, ±1 V (40 Vpp, 20 Vpp, 10 Vpp, 2 Vpp)
• Auflösung:	16 Bit
• Genauigkeit:	siehe Tabelle

Amplitude			
Amplitude		Frequenz 1 Hz ... 100 kHz	Frequenz 10 Hz ... 1 MHz
Bereich	Auflösung	Fehlergrenzen	Fehlergrenzen
20 V	0,6 mV	±0,25 dB	±0,5 dB
10 V	0,3 mV	±0,25 dB	±0,5 dB
1 V	0,03 mV	±0,3 dB	±0,5 dB

Offset

- Bereich: -20 V ... +20 V (Offset + Amplitude kleiner Bereichsgrenze)
- Auflösung: 12 Bit
- Genauigkeit: siehe Tabelle

DC / Offset		
Bereich	Auflösung	Fehlergrenzen
±20 V	10 mV	±(1% +100 mV)
±10 V	5 mV	±(1% +80 mV)
±1 V	0,5 mV	±(1% +20 mV)

Ausgangsstrom: 250 mA max. (50 mA square >500 kHz)

Ausgangsimpedanz: <2,5 Ω, typ. 1,25 Ω

Kopplung: DC

Ausgangsbandbreite

- mit Tiefpaßfilter (3 dB): 3 MHz / 100 kHz / 3 kHz (schaltbar)

Ausgangspotential: 1 Potential pro Kanal, max. Arbeitsspannung 125 V

Temperaturbereich: 23 ±5°C

Temperatur Koeffizient
(für 5° ... 40°C)

- Amplitude: 0 ... -0,05% / °C
- Offset: 0 ... -0,4% / °C vom Endwert

10.5 Synchronisation

(pro Kanal)

Triggereingänge: 1x lokaler TTL-Trigger,
8x PXI-Triggerbus

Flanke: positive / negative Flanke

Pattern: 9 Bit, 3 Zustände:
High, Low, don't care

Verzögerung: 40 ns ... 100 s



Triggerausgänge:	1x lokaler TTL-Trigger (Marker synchron zu Analogsignal) 8x PXI-Triggerbus (Markerkanäle können wie zusätzliche Kanäle mit Digitalsignalen verwendet werden)
------------------	---

10.6 Primärverschaltung

Frontsteckverbinder:	2x 8:1 Multiplexer, 2-polig auf lokalen Analogbus
R&S Analogbuszugang:	8x Koppelrelais zum Analogbus
max. Schaltspannung:	125 V / 125 V _{rms}
max. Schaltstrom:	1,0 A / 1,0 A _{rms}
max. Leistung:	10 W / 10 VA
Isolation: (Kanal-Kanal, Kanal-GND)	125 V

10.7 Allgemeine Daten

Leistungsaufnahme:	+5 V / 5,8 A +3,3 V / 0,2 A, 30 W max. inkl. TS-PDC
EMV :	gemäß EMC-Directive 89/336/EEC und Standard EN 61326
Sicherheit:	CE, EN61010 Teil 1
Mechanische Belastbarkeit	
• Vibrationstest sinusförmig	
Sinus 5 Hz ... 55 Hz:	2 g, MIL-T-28800D, Klasse 5
Sinus 55 Hz ... 150 Hz:	0.5 g, MIL-T-28800D, Klasse 5
• Vibrationstest zufällig	
10 Hz ... 300 Hz:	1,2 g
Schocktest:	40 g, MIL-STD-810, Klasse 3 und Klasse 5

**Temperaturbelastung**

- Nenntemperaturbereich: +5 ... +40 °C
- Betriebstemperaturbereich: +0 ... +50 °C
- Lagertemperaturbereich: -40 ... +70 °C
- Luftfeuchte: +40°C, 95% rel. Luftfeuchte

Abmessungen in mm: 316 x 174 x 20

Gewicht: 0,50 kg max.,
0,80 kg incl. TS-PDC

Kalibrierintervall (Empfehlung): 1 Jahr

10.8 Bestellinformation

Funktionsgenerator TS-PFG (incl. TS-PDC)	1158.0052.02
Plattform, TS-PCA3	1152.2518.02

